

2022年4月高等教育自学考试全国统一考试

数字电路

(课程代码 02344)

注意事项:

1. 本试卷分为两部分, 第一部分为选择题, 第二部分为非选择题。
2. 应考者必须按试题顺序在答题卡(纸)指定位置上作答, 答在试卷上无效。
3. 涂写部分、画图部分必须使用2B铅笔, 书写部分必须使用黑色字迹签字笔。

第一部分 选择题

一、单项选择题: 本大题共20小题, 每小题1分, 共20分。在每小题列出的备选项中只有一项是最符合题目要求的, 请将其选出。

1. 十六进制数 $(3E.5)_{16}$ 对应的二进制数是
 - A. 111100.101
 - B. 111101.101
 - C. 101101.0101
 - D. 111110.0101
2. 编码器有100个编码对象, 则要求输出的二进制代码至少有多少位数
 - A. 6
 - B. 7
 - C. 8
 - D. 10
3. 十进制数5的余3码为
 - A. 0101
 - B. 101
 - C. 1010
 - D. 1000
4. 下列逻辑表达式中正确的是
 - A. $A \cdot A = A$
 - B. $A + \bar{A} = 0$
 - C. $A + 1 = A$
 - D. $A \cdot 1 = 1$
5. 逻辑函数 $F(A, B, C) = \sum m(2, 4, 6)$, 使 F 值为1的 ABC 取值是
 - A. 001
 - B. 010
 - C. 101
 - D. 111
6. 逻辑函数 $F = \sum m(0, 2, 3, 6)$, $G = \sum m(1, 2, 4, 6)$, 则 $F \cdot G =$
 - A. $m_0 + m_3$
 - B. $m_2 + m_6$
 - C. $m_0 + m_2 + m_3 + m_4 + m_6$
 - D. $m_1 + m_5 + m_7$
7. 以下逻辑等式中正确的是
 - A. $\overline{A \cdot B} = A + B$
 - B. $\overline{A \cdot B} = \bar{A} \cdot \bar{B}$
 - C. $\overline{A + B} = \bar{A} \cdot \bar{B}$
 - D. $\overline{A + B} = \bar{A} + \bar{B}$
8. 可以实现“线与”功能的是
 - A. OD门
 - B. 三态门
 - C. 非门
 - D. 传输门
9. 不能实现非运算的门电路是
 - A. 或门
 - B. 或非门
 - C. 与非门
 - D. 异或门
10. 对于TTL或门多余输入端的处理方法中正确的是
 - A. 悬空
 - B. 通过 $5k\Omega$ 电阻接地
 - C. 接电源 V_{CC}
 - D. 接地
11. 集成3线-8线译码器74LS138的输出为低电平有效, 当输入代码 $A_2A_1A_0=101$ 时, 译码器输出 $\bar{Y}_0\bar{Y}_1\bar{Y}_2\bar{Y}_3\bar{Y}_4\bar{Y}_5\bar{Y}_6\bar{Y}_7$ 为
 - A. 0010 0000
 - B. 0000 0100
 - C. 1111 1011
 - D. 1101 1111
12. 16选1数据选择器的选择控制端(地址输入端)有多少位
 - A. 1
 - B. 4
 - C. 8
 - D. 16
13. 以下触发器中, 具有保持、置0、置1、翻转四种功能的是
 - A. SR触发器
 - B. D触发器
 - C. T触发器
 - D. JK触发器
14. 设计一个12进制的计数器, 至少需要多少个触发器
 - A. 2
 - B. 3
 - C. 4
 - D. 5
15. 十进制加法计数器的初态为0000, 经过35个时钟周期后计数器的状态为
 - A. 0101
 - B. 0110
 - C. 0111
 - D. 1000
16. 把串行输入的数据转换为并行输出的数据, 可以使用
 - A. 数码寄存器
 - B. 移位寄存器
 - C. 计数器
 - D. 译码器
17. 可以实现定时、延时功能的电路是
 - A. 单稳态触发器
 - B. D触发器
 - C. 施密特触发器
 - D. 多谐振荡器

18. 用 $32\text{K} \times 8$ 位的 EPROM 构成 $128\text{K} \times 8$ 位的存储器, 共需要多少片 EPROM? 采用什么扩展方式
- A. 2 片, 位扩展 B. 4 片, 位扩展
C. 2 片, 字扩展 D. 4 片, 字扩展
19. 一个 10 位的 D/A 转换器, 其分辨率为
- A. $1/100$ B. $1/63$
C. $1/256$ D. $1/1023$
20. 根据采样定理, A/D 转换器的采样频率应当
- A. 小于最高信号频率的一半 B. 大于最高信号频率的两倍
C. 小于最低信号频率的一半 D. 大于最低信号频率的两倍

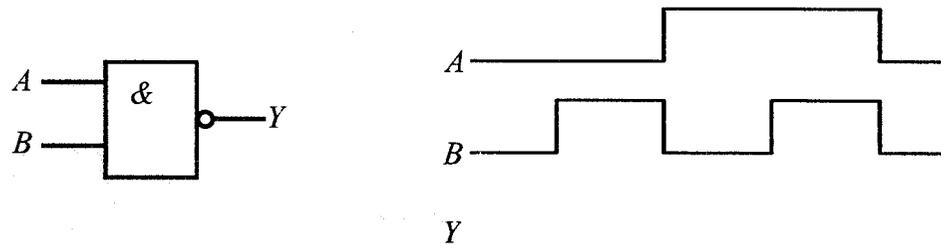
第二部分 非选择题

二、填空题: 本大题共 10 小题, 每小题 1 分, 共 10 分。

21. 十进制数 $(165)_{10}$ 对应的二进制数是_____。
22. 连续异或 1023 个 1 的结果是_____。
23. 逻辑函数 $Y(A,B,C) = AB + \bar{B}C$ 的最小项之和表达式为 $Y = \sum m(\text{_____})$ 。
24. 当三态门的控制端(使能端)无效时输出为_____。
25. 组合逻辑函数的表示方法有: 逻辑表达式、卡诺图、时间图和_____。
26. T 触发器的特性方程为 $Q^{n+1} = \text{_____}$ 。
27. 由 4 个触发器和门电路构成的 10 进制计数器, 它的无效状态共有_____个。
28. 一个存储容量为 256×4 位的 RAM, 它的地址线数目是_____。
29. 已知施密特触发器的上限阈值电压 $U_{T+} = 6\text{V}$, 下限阈值电压 $U_{T-} = 3\text{V}$, 则其回差电压 $\Delta U_T = \text{_____V}$ 。
30. 模/数转换过程一般包括四个步骤: 采样、保持、_____和编码。

三、作图题: 本大题共 4 小题, 每小题 5 分, 共 20 分。

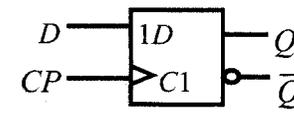
31. 门电路如题 31 图 (a) 所示, 输入变量 A 、 B 的波形如题 31 图 (b) 所示, 试在题 31 图 (b) 画出输出 Y 的波形。



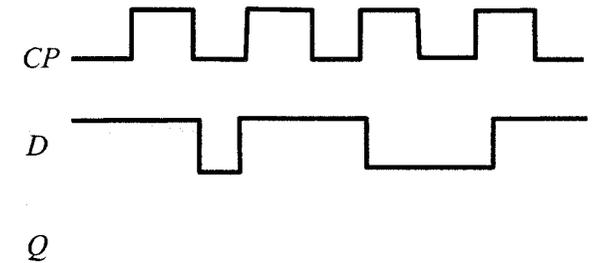
题 31 图 (a)

题 31 图 (b)

32. 在题 32 图 (a) 所示的边沿触发器中, 时钟 CP 和输入信号 D 的波形如题 32 图 (b) 所示, 设触发器的初始状态为 $Q=0$ 。试在题 32 图 (b) 画出 Q 的波形。

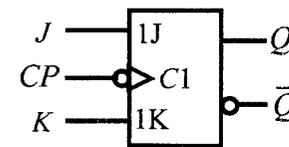


题 32 图 (a)

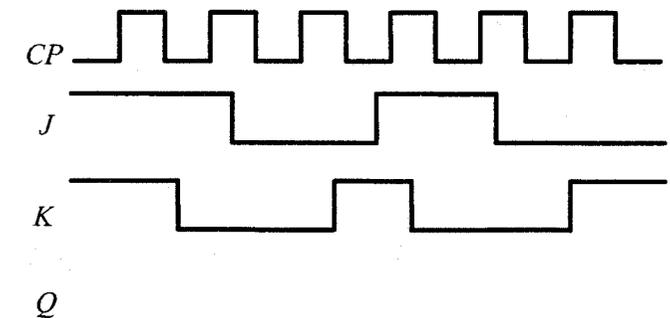


题 32 图 (b)

33. 在题 33 图 (a) 所示的边沿触发器中, 时钟 CP 和输入信号 J 、 K 的波形如题 33 图 (b) 所示, 设触发器的初始状态为 $Q=0$ 。试在题 33 图 (b) 画出 Q 的波形。

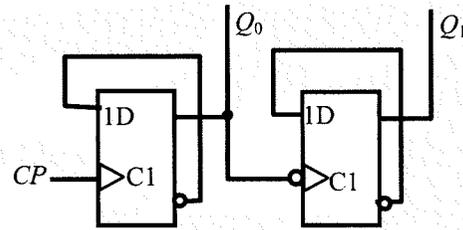


题 33 图 (a)

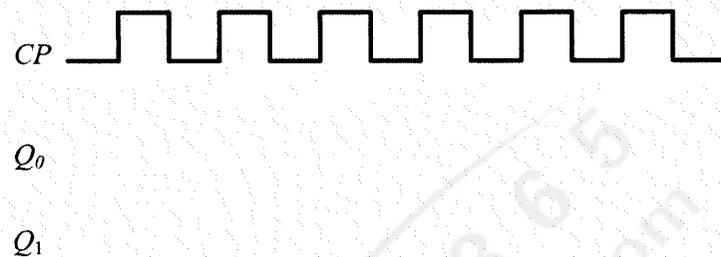


题 33 图 (b)

34. 电路如题 34 图 (a) 所示, 时钟 CP 的波形如题 34 图 (b) 所示, 设触发器的初始状态为 $Q_0=Q_1=0$ 。试在题 34 图 (b) 画出 Q_0 、 Q_1 的波形。



题 34 图 (a)



题 34 图 (b)

四、简单分析题: 本大题共 4 小题, 每小题 5 分, 共 20 分。

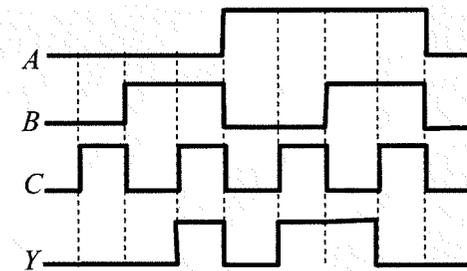
35. 逻辑函数 Y 的卡诺图如题 35 图所示。

(1) 请写出函数的约束项。(2) 利用卡诺图化简函数, 写出最简与或式。

		CD			
AB		00	01	11	10
00		0	1	1	1
01		0	1	1	1
11		×	0	1	×
10		1	1	1	×

题 35 图

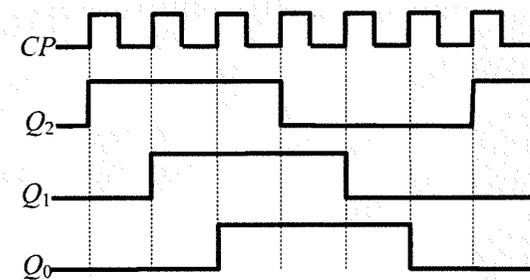
36. 组合逻辑函数 Y 的波形图如题 36 图所示, 请写出 Y 的逻辑表达式。



题 36 图

37. 逻辑函数 $Y = \overline{A}B + \overline{C}$ 。(1) 请写出函数的与非-与非表达式;(2) 用与非门实现该逻辑函数, 画出逻辑图。

38. 某时序逻辑电路的时序图如题 38 图所示。请画出电路的状态图, 并指出电路为几进制的计数器。(注意: 电路状态按照 $Q_2Q_1Q_0$ 的顺序排列, 只要求画出有效状态)



题 38 图

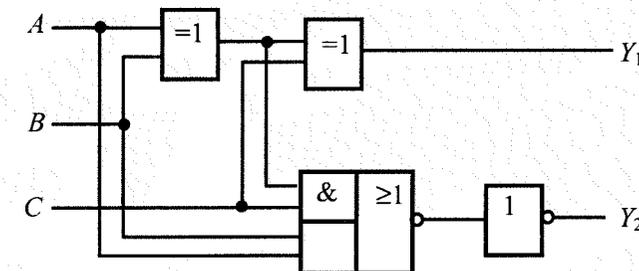
五、分析设计题: 本大题共 3 小题, 每小题 10 分, 共 30 分。

39. 组合逻辑电路如题 39 图所示, 其中 A, B, C 为输入, Y_1, Y_2 为输出, 要求:

(1) 写出输出 Y_1, Y_2 的表达式;

(2) 列出真值表;

(3) 说明电路的逻辑功能。



题 39 图

40. 试用门电路设计一个多输出组合逻辑电路，其真值表如下表所示，其中 Y_3 、 Y_2 、 Y_1 为输出，要求电路最简。

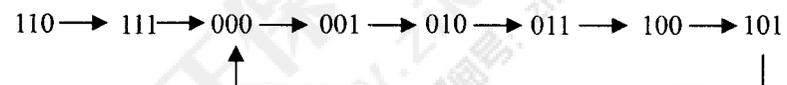
- (1) 写出输出 Y_3 、 Y_2 、 Y_1 的最小项之和表达式；
- (2) 将表达式化简；
- (3) 画出逻辑图。

真值表

A	B	C	Y_3	Y_2	Y_1
0	0	0	1	0	0
0	0	1	1	0	0
0	1	0	1	1	0
0	1	1	1	1	1
1	0	0	0	1	0
1	0	1	0	1	0
1	1	0	0	0	1
1	1	1	1	0	1

41. 用 JK 触发器设计一个同步的 6 进制计数器，其状态图如题 41 图所示。

- (1) 画出电路的次态 $Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$ 的卡诺图；
- (2) 求状态方程；
- (3) 求驱动方程；
- (4) 画出逻辑图



排列: $Q_2^i Q_1^i Q_0^i$

题 41 图